

# Digital Design LU

## P r o t o k o l l

Gruppe 16

Markus Sinnl, Matr. Nr. 0726419

markus\_s88@yahoo.de

Bernhard Urban, Matr. Nr. 0725771

lewurm@gmx.net

Wien, am 29. Oktober 2009

# Inhaltsverzeichnis

<b>1</b>	<b>Logikanalysator</b>	<b>2</b>
1.1	Teilaufgabe1: Messen von $f_{hsync}$ und $f_{vsync}$ . . . . .	2
1.1.1	$f_{hsync}$ . . . . .	3
1.1.2	$f_{vsync}$ . . . . .	5
1.2	Teilaufgabe2: Farbe des Pixels (317,148) . . . . .	7
1.3	Teilaufgabe3: Hintergrund und Objektkante . . . . .	9
1.4	Teilaufgabe4: Hsync-FSM . . . . .	12
1.5	Ergebnisse . . . . .	14

# Aufgabe 1

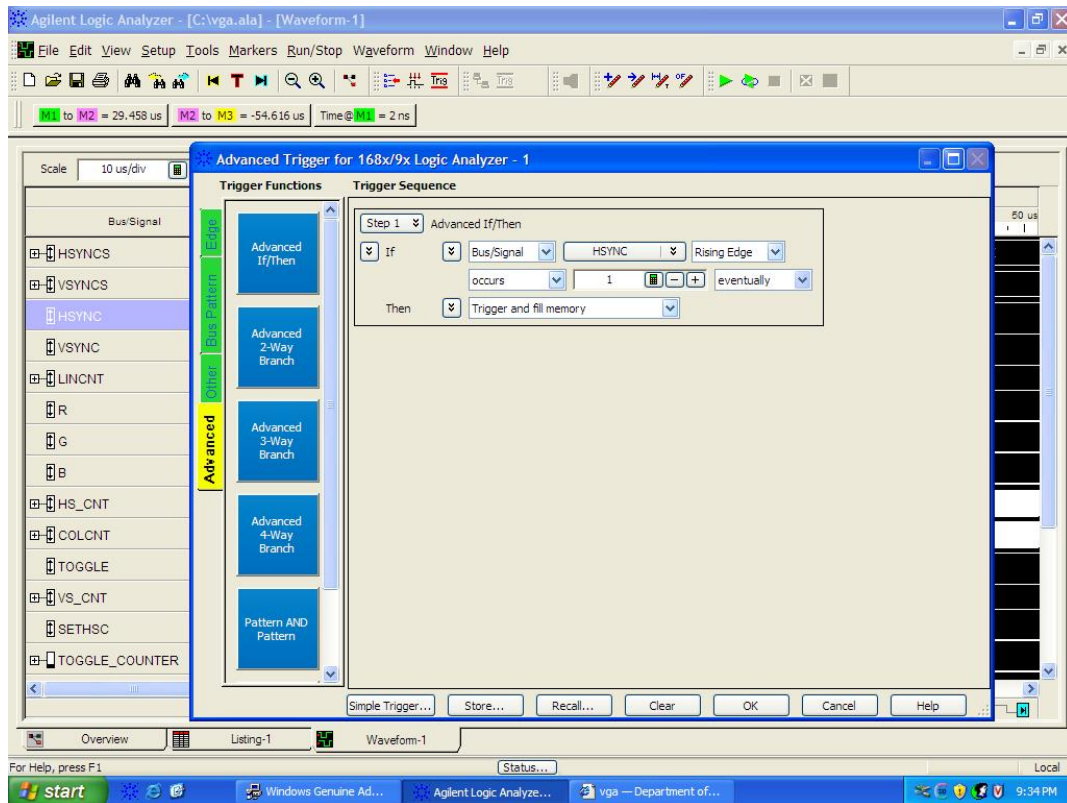
## Logikanalysator

### 1.1 Teilaufgabe1: Messen von $f_{hsync}$ und $f_{vsync}$

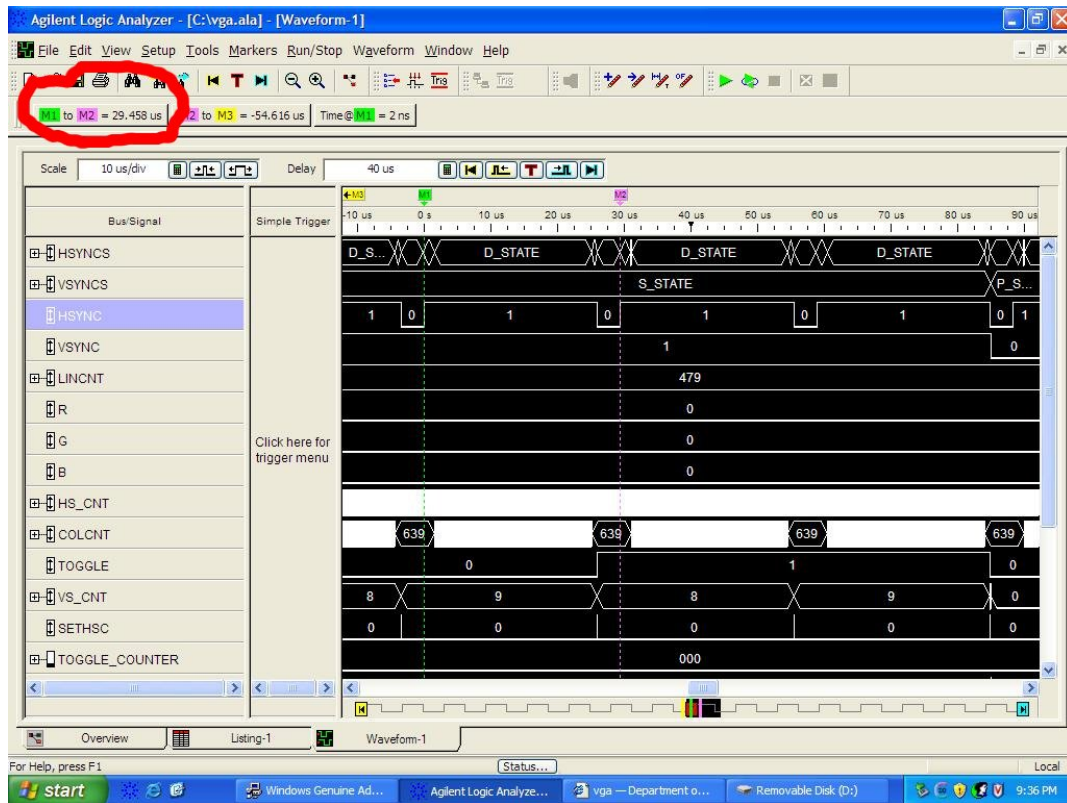
Bei dieser Teilaufgabe mussten wir horizontale Synchronisationsfrequenz  $f_{hsync}$  und die vertikale Synchronisationsfrequenz  $f_{vsync}$  mittels geeignete Modi bestimmen. Dabei war gegeben, dass  $f_{hsync}$  per Timing-Mode und  $f_{vsync}$  per State-Mode gemessen wird.

1.1.1  $f_{hsync}$ 

Um die Periode von  $f_{hsync}$  zu messen, triggern wir auf “Rising Edge” des HSYNC Signals.

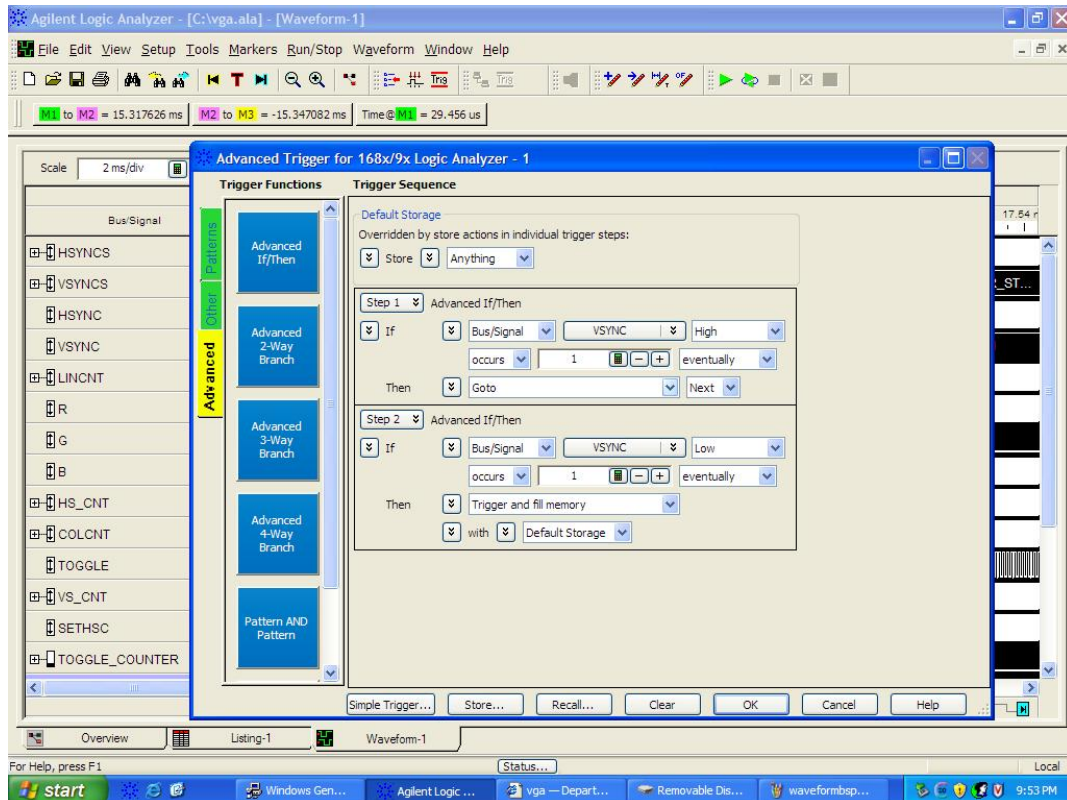


Wir haben eine Periodendauer von  $29.458\mu s$  gemessen (siehe rote Markierung in der nächsten Abbildung), das entspricht einer Frequenz von  $\frac{1}{29.458\mu s} = 33946.64Hz$ .

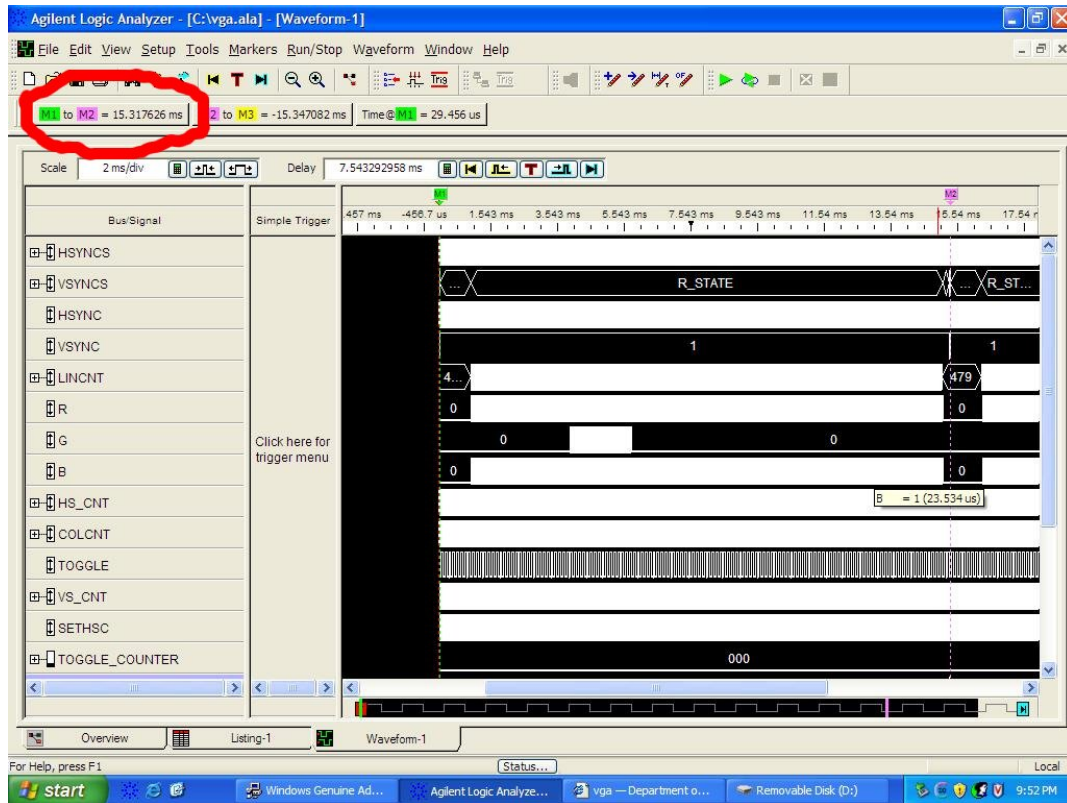


1.1.2  $f_{hsync}$ 

Hier war VSYNC zu bestimmen, diesmal mit dem State-Mode. In diesem Modus kommt das CLK-Signal vom FPGA, deswegen kann auf keine Flanken getriggert werden sondern nur auf High/Low.

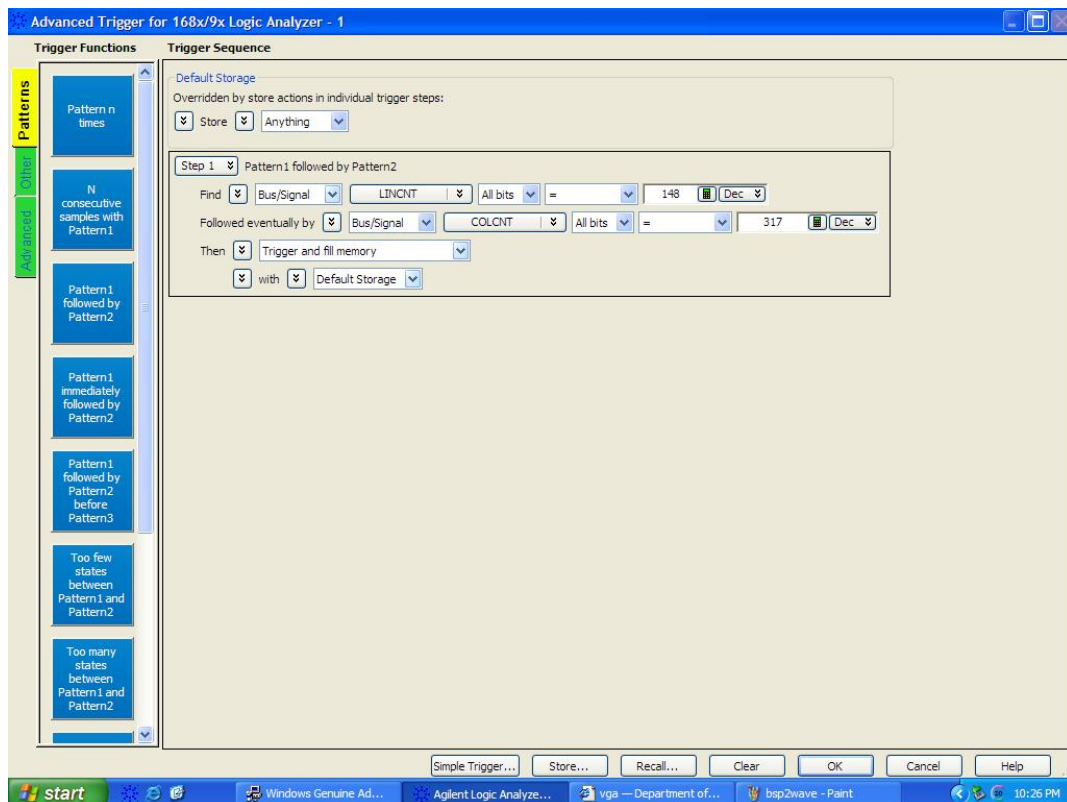


Die Periodendauer beträgt  $15.317626ms$  (siehe rote Markierung in der nächsten Abbildung), was einer Frequenz von  $\frac{1}{15.317626ms} = 65.28Hz$  entspricht.



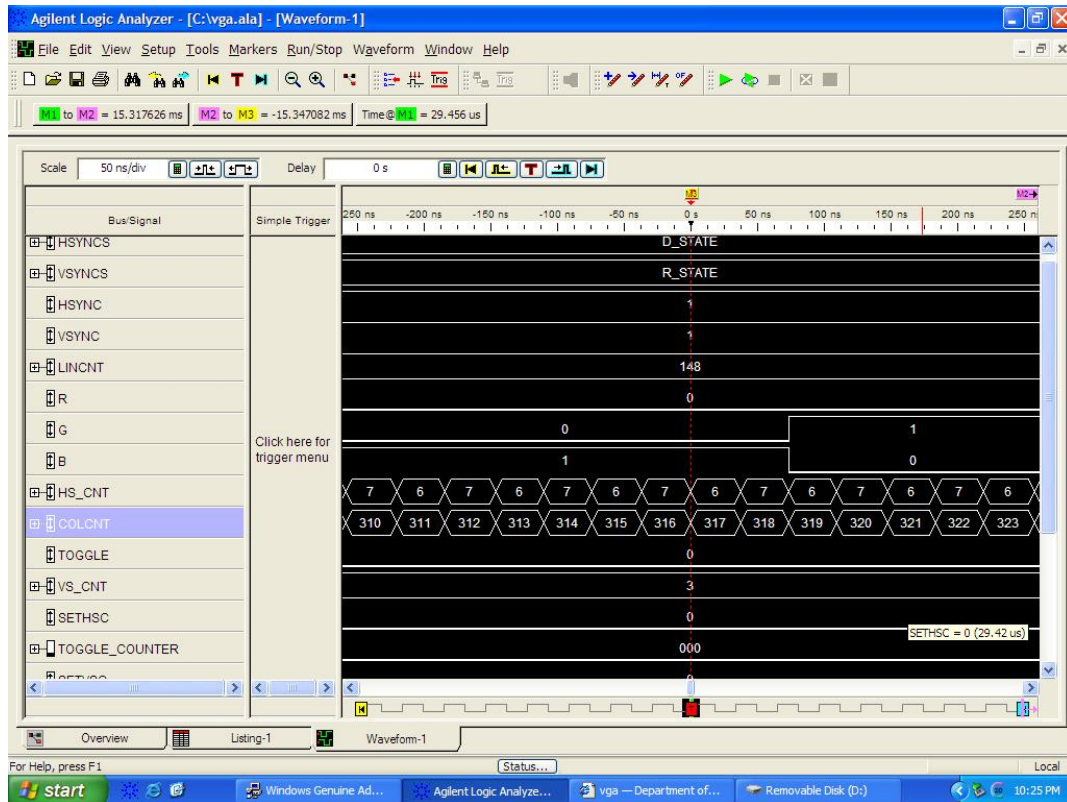
## 1.2 Teilaufgabe2: Farbe des Pixels (317,148)

Hier war die Farbe des Pixels (317,148) per State-Mode darzustellen. Dabei benutzten wir einfach die Signale LINCNT und COLCNT und setzten diese auf entsprechende Werte. Es ist zu beachten, dass zuerst LINCNT getriggert werden muss, um in die richtige Zeile zu kommen.





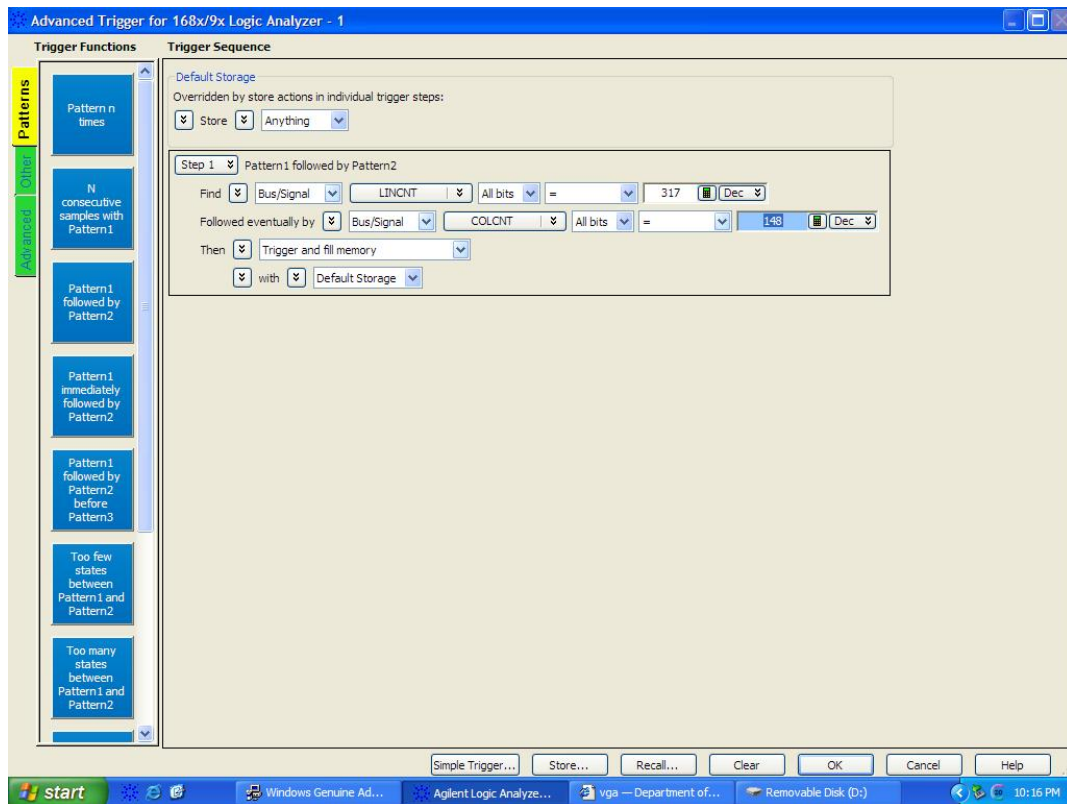
Der Pixel hat also die Farbe (0,0,1) (siehe Abbildung).



## 1.3 Teilaufgabe3: Hintergrund und Objektkante

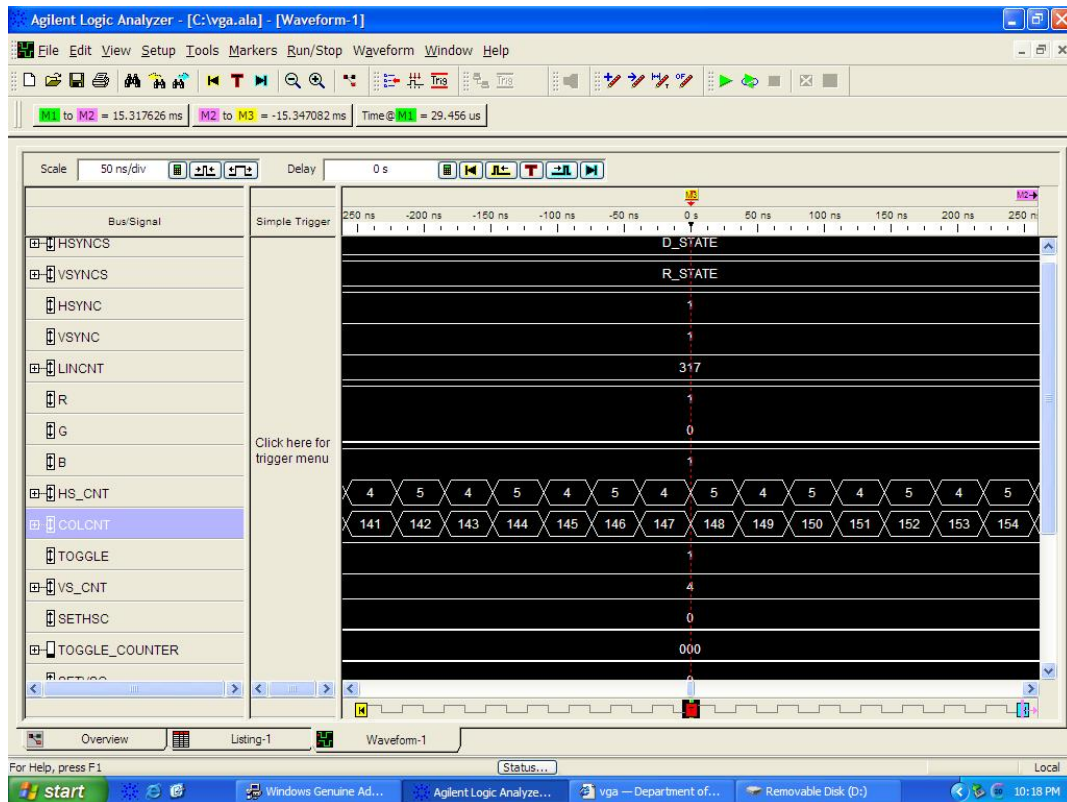
Zuerst war die Hintergrundfarbe zu bestimmen. Da wir bei der vorigen Aufgabe den x und y Teil der Koordinaten vertauschten, hatten wir diese Farbe schon bestimmt, weil sich dieser Punkt offensichtlich in keiner der Objekte befindet und es sich somit um den “Hintergrund” handeln muss.

Für beide Aufgaben benutzten wir den State-Mode, da wir an einem bestimmten Zustand interessiert sind.<sup>1</sup>

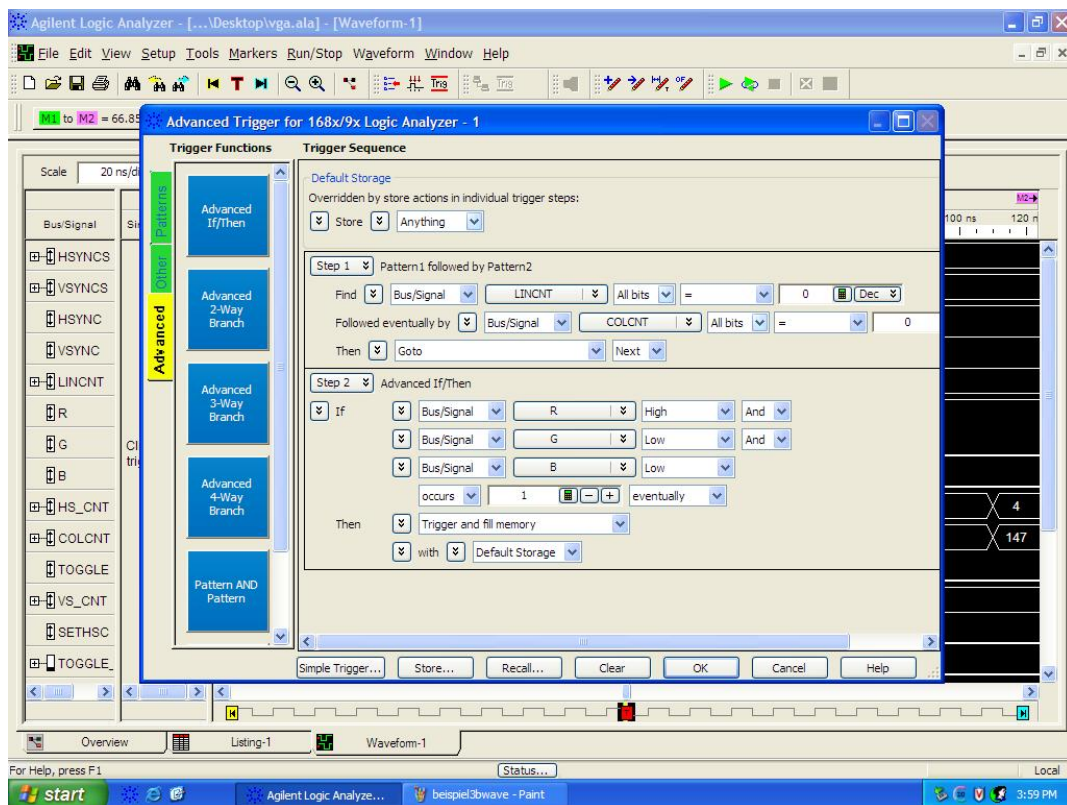


<sup>1</sup>vgl. “Faustregel” auf Seite 39 im Skriptum

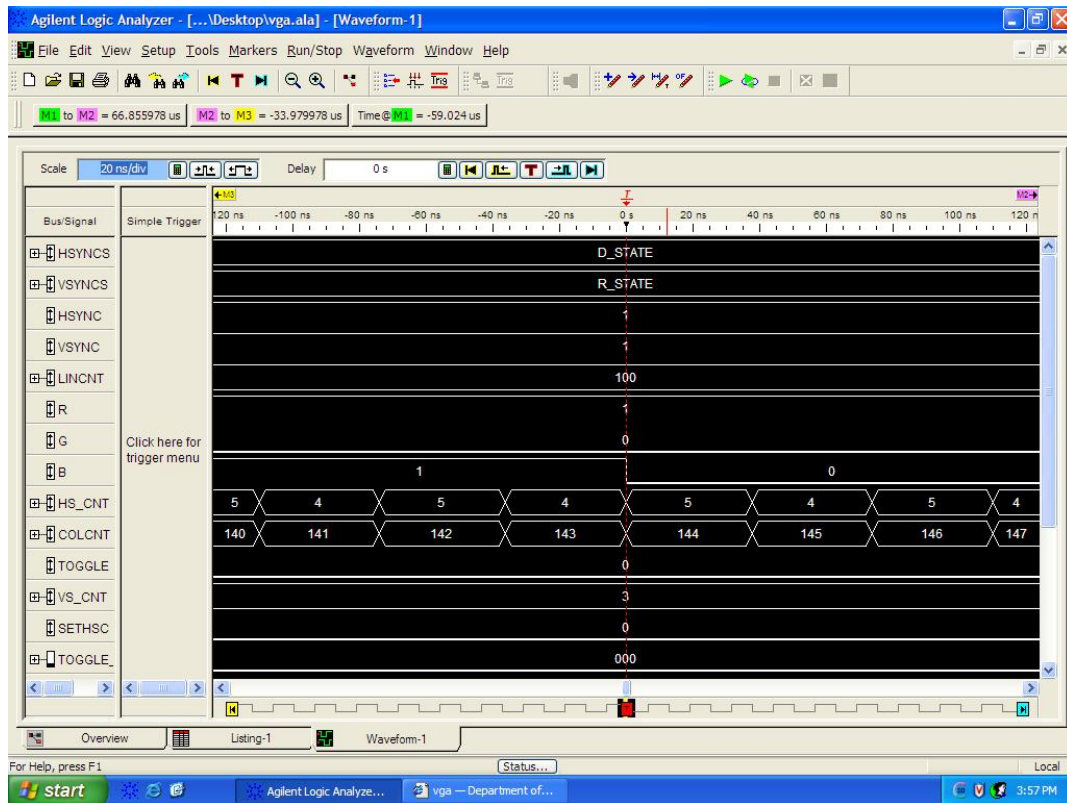
Wie aus den Screenshots ersichtlich ist, handelt es sich um die Farbe (1,0,1) (“rosa”).



Um nun die x-Koordinate der linken Kante des linken Objektes zu bestimmen, beginnen wir ab der Koordinate (0,0) zu “suchen” und triggern auf die die Farbe (1,0,0), da dieses Objekt offensichtlich Rot ist.



Nun können wir die x-Koordinate aus COLCNT ablesen: 144.



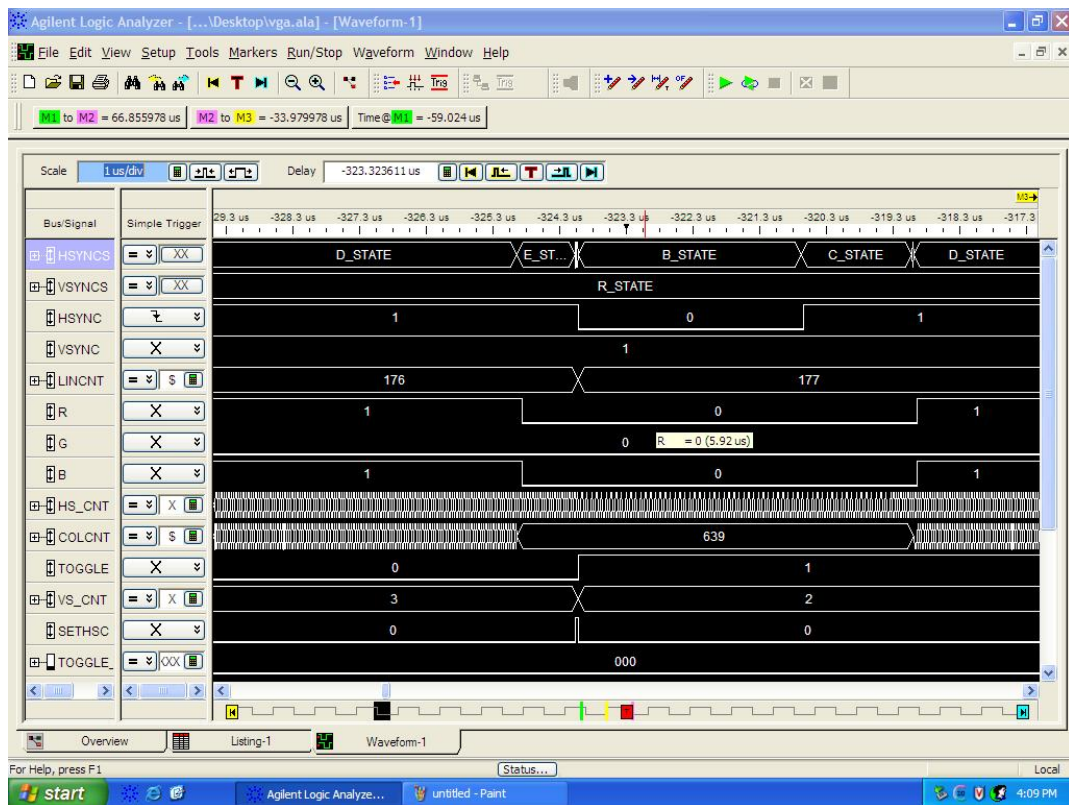
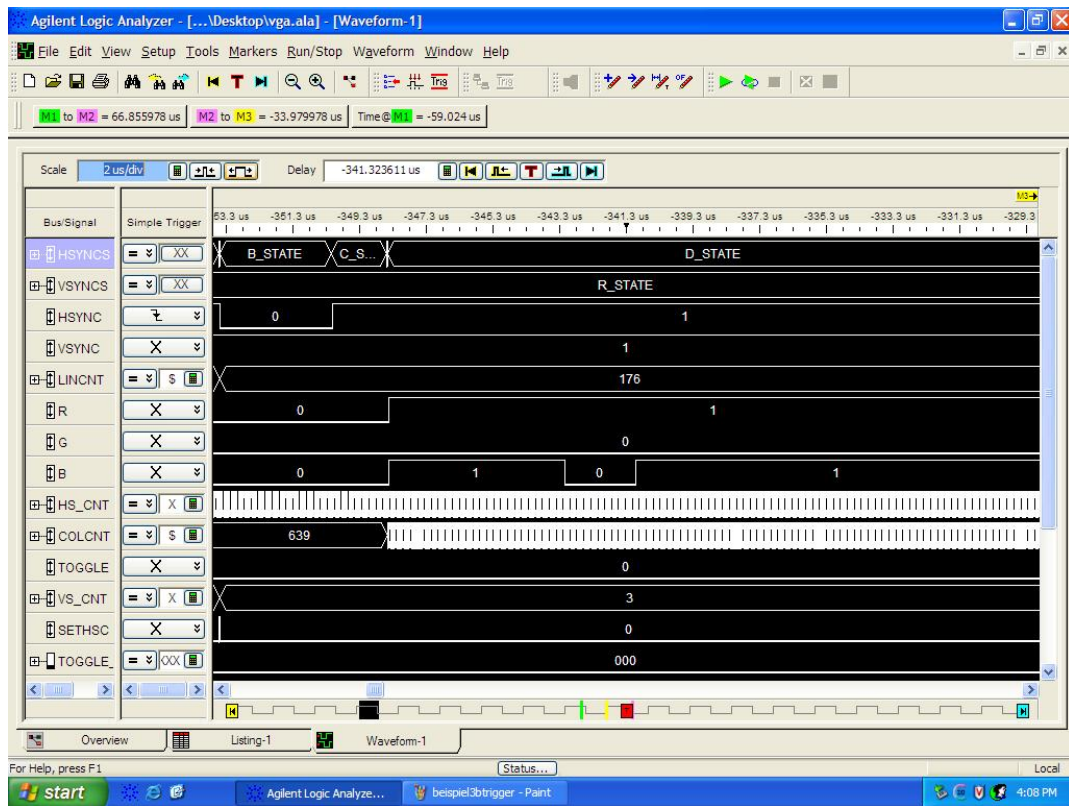
## 1.4 Teilaufgabe4: Hsync-FSM

Hier verwendeten wir die selben Triggerbedingungen wie in Teilaufgabe1 für  $f_{hsync}$ , jedoch im State-Mode da wir an der Abfolge der Zustände interessiert sind.<sup>2</sup> Die FSM ist in den folgenden Abbildungen ersichtlich.

**STIMMT DAS SO? leider kein screenshot des triggers vorhanden!**  
:(

Die States PRE\_B und PRE\_D sind aufgrund ihrer kurzen Dauer nicht (deutlich) in den Abbildungen ersichtlich (vgl. Tabelle 1.4 im Skriptum).

<sup>2</sup>vgl. "Faustregel" auf Seite 39 im Skriptum





## 1.5 Ergebnisse

- Frequenz HSYNC = 33946.64 Hz
- Frequenz VSYNC = 65.28 Hz
- Farbe Pixel = (0,0,1)
- Farbe Hintergrund = (1,0,1)
- x-Koordinate = 144

Abschliessend noch ein Bild von unserem Arbeitsplatz (mit einer besonders motivierten Gruppe im Hintergrund).

